

METHOD AND CIRCUIT FOR CORRECTING DARK CURRENT NOISE OF LINEAR SENSOR

Publication Number: 10-170338 (JP 10170338 A) , June 26, 1998

Inventors:

- TAKAYAMA TSUTOMU

Applicants

- CANON INC (A Japanese Company or Corporation), JP (Japan)

Application Number: 08-340453 (JP 96340453) , December 06, 1996

International Class (IPC Edition 6):

- G01J-001/44
- H04N-005/335

JAPIO Class:

- 46.1 (INSTRUMENTATION--- Measurement)
- 44.6 (COMMUNICATION--- Television)

JAPIO Keywords:

- R098 (ELECTRONIC MATERIALS--- Charge Transfer Elements, CCD & BBD)

Abstract:

PROBLEM TO BE SOLVED: To provide a method and circuit for correcting dark current noise of CCD linear sensor by which dark current noise can be corrected accurately by taking the variation of dark current unevenness caused by the temperature into consideration when the variation or unevenness of dark current noise caused by the temperature is large.

SOLUTION: The dark current noise generated from electric charges outputted during the period from time t3 to time t4, namely, from a transfer section is multiplied by a factor (k) which is set in accordance with the level difference between the dark current noise generated from the transfer part and that generated from a photoelectric conversion picture element part and the obtained result is subtracted from the signals outputted during the period from time t9 to time t10. Therefore, the dark current noise can be corrected accurately by taking the variation of the noise caused by the temperature into consideration.

JAPIO

© 2005 Japan Patent Information Organization. All rights reserved.
Dialog® File Number 347 Accession Number 5887238

(51)Int.Cl.⁵

識別記号

F I

G 0 1 J 1/44

G 0 1 J 1/44

P

H 0 4 N 5/335

H 0 4 N 5/335

F

R

審査請求 未請求 請求項の数20 F D (全 18 頁)

(21)出願番号

特願平8-340453

(22)出願日

平成8年(1996)12月6日

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 高山 勉

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

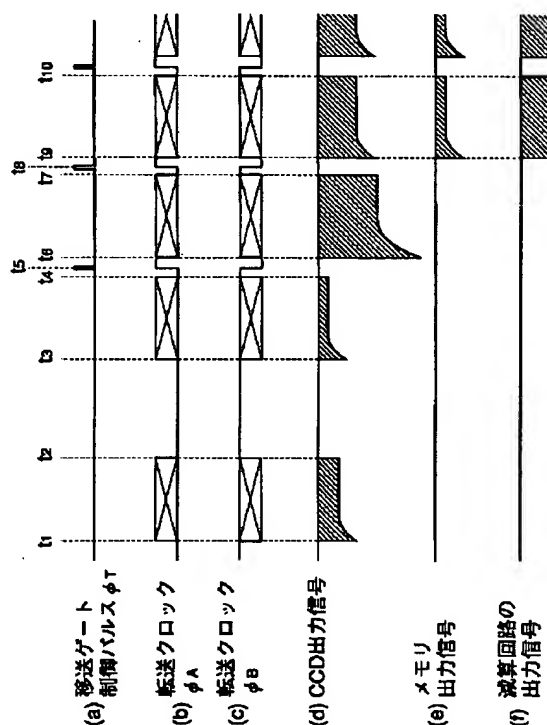
(74)代理人 弁理士 渡部 敏彦

(54)【発明の名称】 リニアセンサの暗電流雑音補正方法及び暗電流雑音補正回路

(57)【要約】

【課題】 暗電流雑音の温度による変動、又は、暗電流ムラが大きい場合に、該暗電流ムラの温度による変動を考慮して暗電流雑音を正確に補正することができるCCDリニアセンサの暗電流雑音補正方法及び暗電流雑音補正回路を提供する。

【解決手段】 時刻 t_3 から時刻 t_4 の期間に出力された電荷即ち転送部133において発生した暗電流雑音に、転送部133で発生する暗電流雑音と光電変換画素部131で発生する暗電流雑音とのレベル差に応じて設定される係数 k を乗算し、その結果を、時刻 t_9 から時刻 t_{10} の期間に出力された信号から減算する。これにより、暗電流雑音の温度による変動を考慮して、暗電流雑音を正確に補正することができる。



【特許請求の範囲】

【請求項1】 電荷を蓄積する光電変換画素部と、前記光電変換画素部に蓄積された電荷が移送ゲートを介して移送されると共に該移送された電荷を順次転送する転送部と、前記転送部により順次転送された電荷を出力信号として出力する出力手段とを有するリニアセンサの暗電流雑音補正方法であって、

前記光電変換画素部に第1のタイミングで所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された電荷を前記転送部に移送せずに、前記転送部に蓄積された暗電流電荷をライン状の第1の信号として読み出して記憶し、

前記光電変換画素部に第2のタイミングで前記所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された電荷を前記転送部に移送して、該転送部に移送された電荷をライン状の第2の信号として読み出し、

前記記憶された第1の信号に所定値を乗算し、その乗算結果を前記第2の信号から減算することを特徴とする暗電流雑音補正方法。

【請求項2】 前記所定値は、前記光電変換画素部に蓄積される暗電流雑音と前記転送部に蓄積される暗電流雑音とのレベル差に応じて設定されることを特徴とする請求項1に記載の暗電流雑音補正方法。

【請求項3】 電荷を蓄積する光電変換画素部と、前記光電変換画素部に蓄積された電荷が移送ゲートを介して移送されると共に該移送された電荷を順次転送する転送部と、前記転送部により順次転送された電荷を出力信号として出力する出力手段とを有するリニアセンサの暗電流雑音補正方法であって、

予め、前記リニアセンサを遮光状態にして前記光電変換画素部に所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された暗電流電荷を前記転送部に移送して、該転送部に移送された電荷をライン状の第1の信号として読み出して記憶し、

前記光電変換画素部に第1のタイミングで前記所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された電荷を前記転送部に移送せずに、前記転送部に蓄積された暗電流電荷をライン状の第2の信号として読み出して記憶し、

前記光電変換画素部に第2のタイミングで前記所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された電荷を前記転送部に移送して、該転送部に移送された電荷をライン状の第3の信号として読み出し、

前記記憶された第1の信号に第1の所定値を乗算し、前記記憶された第2の信号に第2の所定値を乗算し、各乗算結果を前記第3の信号から減算することを特徴とする暗電流雑音補正方法。

【請求項4】 前記第1の所定値及び第2の所定値はそれぞれ、前記光電変換画素部に蓄積される暗電流雑音と前記転送部に蓄積される暗電流雑音とのレベル差に応じ

て設定されることを特徴とする請求項3に記載の暗電流雑音補正方法。

【請求項5】 電荷を蓄積する光電変換画素部と、前記光電変換画素部に蓄積された電荷が移送ゲートを介して移送されると共に該移送された電荷を順次転送する転送部と、前記転送部により順次転送された電荷を出力信号として出力する出力手段とを有するリニアセンサの暗電流雑音補正方法であって、

予め、前記リニアセンサを遮光状態にして前記光電変換画素部に所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された暗電流電荷を前記転送部に移送して、該転送部に移送された電荷をライン状の第1の信号として読み出して記憶し、

前記光電変換画素部に第1のタイミングで前記所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された電荷を前記転送部に移送せずに、前記転送部に蓄積された暗電流電荷をライン状の第2の信号として読み出して記憶し、

前記光電変換画素部に第2のタイミングで前記所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された電荷を前記転送部に移送して、該転送部に移送された電荷をライン状の第3の信号として読み出し、

前記第1の信号に前記第2の信号を乗算した結果に所定値を乗算し、その結果を前記第3の信号から減算することを特徴とする暗電流雑音補正方法。

【請求項6】 前記所定値は、前記光電変換画素部に蓄積される暗電流雑音と前記転送部に蓄積される暗電流雑音とのレベル差に応じて設定されることを特徴とする請求項5に記載の暗電流雑音補正方法。

【請求項7】 電荷を蓄積する光電変換画素部と、前記光電変換画素部に蓄積された電荷が移送ゲートを介して移送されると共に該移送された電荷を順次転送する転送部と、前記転送部により順次転送された電荷を出力信号として出力する出力手段とを有するリニアセンサの暗電流雑音補正方法であって、

予め、前記リニアセンサを遮光状態にして前記光電変換画素部に所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された暗電流電荷を前記転送部に移送して、該転送部に移送された電荷をライン状の第1の信号として読み出して記憶し、

前記リニアセンサの所定位置の温度を検出し、

前記光電変換画素部に所定のタイミングで前記所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された電荷を前記転送部に移送して、該転送部に移送された電荷をライン状の第2の信号として読み出し、

前記第1の信号に前記検出された温度に応じて設定される所定値を乗算し、その結果を前記第2の信号から減算することを特徴とする暗電流雑音補正方法。

【請求項8】 前記リニアセンサの所定位置の温度は、前記リニアセンサの周囲温度であることを特徴とする請

求項 7 に記載の暗電流雑音補正方法。

【請求項 9】 前記リニアセンサの所定位置の温度は、前記リニアセンサのパッケージ温度であることを特徴とする請求項 7 に記載の暗電流雑音補正方法。

【請求項 10】 前記リニアセンサの所定位置の温度は、前記リニアセンサの内部のチップ温度であることを特徴とする請求項 7 に記載の暗電流雑音補正方法。

【請求項 11】 電荷を蓄積する光電変換画素部と、前記光電変換画素部に蓄積された電荷が移送ゲートを介して移送されると共に該移送された電荷を順次転送する転送部と、前記転送部により順次転送された電荷を出力信号として出力する出力手段とを有するリニアセンサの暗電流雑音補正回路であって、

前記光電変換画素部に第 1 のタイミングで所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された電荷を前記転送部に移送せずに、前記転送部に蓄積された暗電流電荷をライン状の第 1 の信号として読み出して記憶する記憶手段と、

前記記憶手段に記憶された前記第 1 の信号に所定値を乗算して出力する乗算手段と、

前記光電変換画素部に第 2 のタイミングで前記所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された電荷を前記転送部に移送して、該転送部に移送された電荷をライン状の第 2 の信号として読み出し、前記第 2 の信号から前記乗算手段の出力信号を減算する減算手段とを備えることを特徴とする暗電流雑音補正回路。

【請求項 12】 前記所定値は、前記光電変換画素部に蓄積される暗電流雑音と前記転送部に蓄積される暗電流雑音とのレベル差に応じて設定されることを特徴とする請求項 11 に記載の暗電流雑音補正回路。

【請求項 13】 電荷を蓄積する光電変換画素部と、前記光電変換画素部に蓄積された電荷が移送ゲートを介して移送されると共に該移送された電荷を順次転送する転送部と、前記転送部により順次転送された電荷を出力信号として出力する出力手段とを有するリニアセンサの暗電流雑音補正回路であって、

予め、前記リニアセンサを遮光状態にして前記光電変換画素部に所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された暗電流電荷を前記転送部に移送して、該転送部に移送された電荷をライン状の第 1 の信号として読み出して記憶する第 1 の記憶手段と、

前記光電変換画素部に第 1 のタイミングで前記所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された電荷を前記転送部に移送せずに、前記転送部に蓄積された暗電流電荷をライン状の第 2 の信号として読み出して記憶する第 2 の記憶手段と、

前記第 1 の記憶手段に記憶された第 1 の信号に第 1 の所定値を乗算して出力する第 1 の乗算手段と、

前記第 2 の記憶手段に記憶された第 2 の信号に第 2 の所定値を乗算して出力する第 2 の乗算手段と、

前記光電変換画素部に第 2 のタイミングで前記所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された電荷を前記転送部に移送して、該転送部に移送された電荷をライン状の第 3 の信号として読み出し、前記第 3 の信号から前記第 1 の乗算手段の出力信号と前記第 2 の乗算手段の出力信号とを減算する減算手段とを備えることを特徴とする暗電流雑音補正回路。

【請求項 14】 前記第 1 の所定値及び第 2 の所定値はそれぞれ、前記光電変換画素部に蓄積される暗電流雑音と前記転送部に蓄積される暗電流雑音とのレベル差に応じて設定されることを特徴とする請求項 13 に記載の暗電流雑音補正回路。

【請求項 15】 電荷を蓄積する光電変換画素部と、前記光電変換画素部に蓄積された電荷が移送ゲートを介して移送されると共に該移送された電荷を順次転送する転送部と、前記転送部により順次転送された電荷を出力信号として出力する出力手段とを有するリニアセンサの暗電流雑音補正回路であって、

予め、前記リニアセンサを遮光状態にして前記光電変換画素部に所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された暗電流電荷を前記転送部に移送して、該転送部に移送された電荷をライン状の第 1 の信号として読み出して記憶する第 1 の記憶手段と、

前記光電変換画素部に第 1 のタイミングで前記所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された電荷を前記転送部に移送せずに、前記転送部に蓄積された暗電流電荷をライン状の第 2 の信号として読み出して記憶する第 2 の記憶手段と、

前記第 1 の記憶手段に記憶された第 1 の信号に前記第 2 の記憶手段に記憶された第 2 の信号を乗算して出力する第 1 の乗算手段と、

前記第 1 の乗算手段の出力信号に所定値を乗算して出力する第 2 の乗算手段と、

前記光電変換画素部に第 2 のタイミングで前記所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された電荷を前記転送部に移送して、該転送部に移送された電荷をライン状の第 3 の信号として読み出し、前記第 3 の信号から前記第 2 の乗算手段の出力信号を減算する減算手段とを備えることを特徴とする雑音補正回路。

【請求項 16】 前記所定値は、前記光電変換画素部に蓄積される暗電流雑音と前記転送部に蓄積される暗電流雑音とのレベル差に応じて設定されることを特徴とする請求項 9～11 のいずれか 1 項に記載の暗電流雑音補正回路。

【請求項 17】 電荷を蓄積する光電変換画素部と、前記光電変換画素部に蓄積された電荷が移送ゲートを介して移送されると共に該移送された電荷を順次転送する転送部と、前記転送部により順次転送された電荷を出力信号として出力する出力手段とを有するリニアセンサの暗電流雑音補正回路であって、

予め、前記リニアセンサを遮光状態にして前記光電変換画素部に所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された暗電流電荷を前記転送部に移送して、該転送部に移送された電荷をライン状の第1の信号として読み出して記憶する記憶手段と、
前記リニアセンサの所定位置の温度を検出する温度検出手段と、
前記温度検出手段により検出された温度に応じて設定される所定値を前記記憶手段に記憶された第1の信号に乗算して出力する乗算手段と、
前記光電変換画素部に所定のタイミングで前記所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された電荷を前記転送部に移送して、該転送部に移送された電荷をライン状の第2の信号として読み出し、前記第2の信号から前記乗算手段の出力信号を減算する減算手段とを備えることを特徴とする暗電流雑音補正回路。

【請求項18】 前記リニアセンサの所定位置の温度は、前記リニアセンサの周囲温度であることを特徴とする請求項17に記載の暗電流雑音補正回路。

【請求項19】 前記リニアセンサの所定位置の温度は、前記リニアセンサのパッケージ温度であることを特徴とする請求項17に記載の暗電流雑音補正回路。

【請求項20】 前記リニアセンサの所定位置の温度は、前記リニアセンサの内部のチップ温度であることを特徴とする請求項17に記載の暗電流雑音補正回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、画像形成装置等に用いられるリニアセンサの暗電流雑音補正方法及び暗電流雑音補正回路に関する。

【0002】

【従来の技術】従来、画像形成装置に固体リニアセンサを用いることは良く知られている。固体リニアセンサの代表的なものとして、CCDリニアセンサがある。

【0003】図13は、CCDリニアセンサの構成を簡単に示した図である。同図において、131a、131b、131c、131d…は、例えばフォトダイオードからなる光電変換画素であり、該光電変換画素131a、131b、131c、131d…をライン状に配置することにより光電変換画素部131が構成されている。光電変換画素131a、131b、131c、131d…は、それぞれ、入射された光を光電変換することにより得られる電荷を蓄積する。132は、各光電変換画素部131に蓄積された電荷を移送する移送ゲートであり、133a、133b、133c、133d…は、各光電変換画素131a、131b、131c、131d…から移送された電荷を順次転送する転送部であり、134は、転送部133a、133b、133c、133d…（以下、転送部133という）から転送された電荷をライン状の出力信号として出力する出力回路であ

る。

【0004】このようなCCDリニアセンサにおいて、光電変換画素部131及び転送部133に光が入射しない状態であっても、雑音即ち暗電流雑音が発生することが知られている。また、この暗電流雑音が、例えば8～10℃の温度上昇に対して約2倍の割合で増加することや、光電変換画素部131及び転送部133における電荷の蓄積時間にほぼ比例することは、周知の事実である。

【0005】従来、このような暗電流雑音を除去するために、光電変換画素部131における光電変換により得られた出力信号から予め設定されている所定値を減算することによる暗電流雑音補正、又は、予め遮光された状態で得られる出力信号をメモリに記憶しておき、実際に光電変換により得られた出力信号からメモリに記憶された信号を減算することによる暗電流雑音補正が行われていた。

【0006】

【発明が解決しようとする課題】しかしながら、上記従来のCCDリニアセンサによれば、当該CCDリニアセンサが用いられている画像形成装置の周囲温度や、画像形成装置の内部温度の変化に対する配慮がされていなかった為、暗電流雑音の温度による変動に対して正確な補正を行うことができないという問題点があった。

【0007】特に、近年、画像形成装置の高解像度化や高速化に伴うCCDリニアセンサの駆動周波数の高速化や転送パルス入力端子における容量の増大化により、CCDリニアセンサ内部の消費電力が増加し、連続的に転送を繰り返したときにCCDリニアセンサ内部が発熱して暗電流雑音が徐々に増大するという点に対しては配慮がされていなかった。

【0008】また、光電変換画素毎の暗電流雑音の差異（以下、暗電流雑音ムラという）が大きい場合には、暗電流雑音の正確な補正を行うことができないという問題点があった。

【0009】本発明は、上記問題点を達成するためになされたもので、暗電流雑音の温度による変動、又は、暗電流雑音ムラが大きい場合に、該暗電流雑音ムラの温度による変動を考慮して暗電流雑音を正確に補正することができる、リニアセンサの暗電流雑音補正方法及び暗電流雑音補正回路を提供することを目的とする。

【0010】

【課題を解決するための手段】上記目的を達成するために、請求項1の暗電流雑音補正方法は、電荷を蓄積する光電変換画素部と、前記光電変換画素部に蓄積された電荷が移送ゲートを介して移送されると共に該移送された電荷を順次転送する転送部と、前記転送部により順次転送された電荷を出力信号として出力する出力手段とを有するリニアセンサの暗電流雑音補正方法であって、前記光電変換画素部に第1のタイミングで所定時間電荷を蓄

積した後、前記光電変換画素部に蓄積された電荷を前記転送部に移送せずに、前記転送部に蓄積された暗電流電荷をライン状の第1の信号として読み出して記憶し、前記光電変換画素部に第2のタイミングで前記所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された電荷を前記転送部に移送して、該転送部に移送された電荷をライン状の第2の信号として読み出し、前記記憶された第1の信号に所定値を乗算し、その乗算結果を前記第2の信号から減算することを特徴とする。

【0011】請求項2の暗電流雑音補正方法は、上記請求項1の暗電流雑音補正方法において、前記所定値が、前記光電変換画素部に蓄積される暗電流雑音と前記転送部に蓄積される暗電流雑音とのレベル差に応じて設定されることを特徴とする。

【0012】請求項3の暗電流雑音補正方法は、電荷を蓄積する光電変換画素部と、前記光電変換画素部に蓄積された電荷が移送ゲートを介して移送されると共に該移送された電荷を順次転送する転送部と、前記転送部により順次転送された電荷を出力信号として出力する出力手段とを有するリニアセンサの暗電流雑音補正方法であって、予め、前記リニアセンサを遮光状態にして前記光電変換画素部に所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された暗電流電荷を前記転送部に移送して、該転送部に移送された電荷をライン状の第1の信号として読み出して記憶し、前記光電変換画素部に第1のタイミングで前記所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された電荷を前記転送部に移送せずに、前記転送部に蓄積された暗電流電荷をライン状の第2の信号として読み出して記憶し、前記光電変換画素部に第2のタイミングで前記所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された電荷を前記転送部に移送して、該転送部に移送された電荷をライン状の第3の信号として読み出し、前記記憶された第1の信号に第1の所定値を乗算し、前記記憶された第2の信号に第2の所定値を乗算し、各乗算結果を前記第3の信号から減算することを特徴とする。

【0013】請求項4の暗電流雑音補正方法は、上記請求項3の暗電流雑音補正方法において、前記第1の所定値及び第2の所定値はそれぞれ前記光電変換画素部に蓄積される暗電流雑音と前記転送部に蓄積される暗電流雑音とのレベル差に応じて設定されることを特徴とする。

【0014】請求項5の暗電流雑音補正方法は、電荷を蓄積する光電変換画素部と、前記光電変換画素部に蓄積された電荷が移送ゲートを介して移送されると共に該移送された電荷を順次転送する転送部と、前記転送部により順次転送された電荷を出力信号として出力する出力手段とを有するリニアセンサの暗電流雑音補正方法であって、予め、前記リニアセンサを遮光状態にして前記光電変換画素部に所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された暗電流電荷を前記転送部に移送し

て、該転送部に移送された電荷をライン状の第1の信号として読み出して記憶し、前記光電変換画素部に第1のタイミングで前記所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された電荷を前記転送部に移送せずに、前記転送部に蓄積された暗電流電荷をライン状の第2の信号として読み出して記憶し、前記光電変換画素部に第2のタイミングで前記所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された電荷を前記転送部に移送して、該転送部に移送された電荷をライン状の第3の信号として読み出し、前記第1の信号に前記第2の信号を乗算した結果に所定値を乗算し、その結果を前記第3の信号から減算することを特徴とする。

【0015】請求項6の暗電流雑音補正方法は、上記請求項5の暗電流雑音補正方法において、前記所定値は、前記光電変換画素部に蓄積される暗電流雑音と前記転送部に蓄積される暗電流雑音とのレベル差に応じて設定されることを特徴とする。

【0016】請求項7の暗電流雑音補正方法は、電荷を蓄積する光電変換画素部と、前記光電変換画素部に蓄積された電荷が移送ゲートを介して移送されると共に該移送された電荷を順次転送する転送部と、前記転送部により順次転送された電荷を出力信号として出力する出力手段とを有するリニアセンサの暗電流雑音補正方法であって、予め、前記リニアセンサを遮光状態にして前記光電変換画素部に所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された暗電流電荷を前記転送部に移送して、該転送部に移送された電荷をライン状の第1の信号として読み出して記憶し、前記リニアセンサの所定位置の温度を検出し、前記光電変換画素部に所定のタイミングで前記所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された電荷を前記転送部に移送して、該転送部に移送された電荷をライン状の第2の信号として読み出し、前記第1の信号に前記検出された温度に応じて設定される所定値を乗算し、その結果を前記第2の信号から減算することを特徴とする。

【0017】請求項8の暗電流雑音補正方法は、上記請求項7の暗電流雑音補正方法において、前記リニアセンサの所定位置の温度は、前記リニアセンサの周囲温度であることを特徴とする。

【0018】請求項9の暗電流雑音補正方法は、上記請求項7の暗電流雑音補正方法において、前記リニアセンサの所定位置の温度は、前記リニアセンサのパッケージ温度であることを特徴とする。

【0019】請求項10の暗電流雑音補正方法は、上記請求項7の暗電流雑音補正方法において、前記リニアセンサの所定位置の温度は、前記リニアセンサの内部のチップ温度であることを特徴とする。

【0020】請求項11の暗電流雑音補正回路は、電荷を蓄積する光電変換画素部と、前記光電変換画素部に蓄積された電荷が移送ゲートを介して移送されると共に該

移送された電荷を順次転送する転送部と、前記転送部により順次転送された電荷を出力信号として出力する出力手段とを有するリニアセンサの暗電流雑音補正回路であって、前記光電変換画素部に第1のタイミングで所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された電荷を前記転送部に移送せずに、前記転送部に蓄積された暗電流電荷をライン状の第1の信号として読み出して記憶する記憶手段と、前記記憶手段に記憶された前記第1の信号に所定値を乗算して出力する乗算手段と、前記光電変換画素部に第2のタイミングで前記所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された電荷を前記転送部に移送して、該転送部に移送された電荷をライン状の第2の信号として読み出し、前記第2の信号から前記乗算手段の出力信号を減算する減算手段とを備えることを特徴とする。

【0021】請求項12の暗電流雑音補正回路は、上記請求項11の暗電流雑音補正回路において、前記所定値は、前記光電変換画素部に蓄積される暗電流雑音と前記転送部に蓄積される暗電流雑音とのレベル差に応じて設定されることを特徴とする。

【0022】請求項13の暗電流雑音補正回路は、電荷を蓄積する光電変換画素部と、前記光電変換画素部に蓄積された電荷が移送ゲートを介して移送されると共に該移送された電荷を順次転送する転送部と、前記転送部により順次転送された電荷を出力信号として出力する出力手段とを有するリニアセンサの暗電流雑音補正回路であって、予め、前記リニアセンサを遮光状態にして前記光電変換画素部に所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された暗電流電荷を前記転送部に移送して、該転送部に移送された電荷をライン状の第1の信号として読み出して記憶する第1の記憶手段と、前記光電変換画素部に第1のタイミングで前記所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された電荷を前記転送部に移送せずに、前記転送部に蓄積された暗電流電荷をライン状の第2の信号として読み出して記憶する第2の記憶手段と、前記第1の記憶手段に記憶された第1の信号に第1の所定値を乗算して出力する第1の乗算手段と、前記第2の記憶手段に記憶された第2の信号に第2の所定値を乗算して出力する第2の乗算手段と、前記光電変換画素部に第2のタイミングで前記所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された電荷を前記転送部に移送して、該転送部に移送された電荷をライン状の第3の信号として読み出し、前記第3の信号から前記第1の乗算手段の出力信号と前記第2の乗算手段の出力信号とを減算する減算手段とを備えることを特徴とする。

【0023】請求項14の暗電流雑音補正回路は、上記請求項13の暗電流雑音補正回路において、前記第1の所定値及び前記第2の所定値がそれぞれ、前記光電変換画素部に蓄積される暗電流雑音と前記転送部に蓄積され

る暗電流雑音とのレベル差に応じて設定されることを特徴とする。

【0024】請求項15の暗電流雑音補正回路は、電荷を蓄積する光電変換画素部と、前記光電変換画素部に蓄積された電荷が移送ゲートを介して移送されると共に該移送された電荷を順次転送する転送部と、前記転送部により順次転送された電荷を出力信号として出力する出力手段とを有するリニアセンサの暗電流雑音補正回路であって、予め、前記リニアセンサを遮光状態にして前記光電変換画素部に所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された暗電流電荷を前記転送部に移送して、該転送部に移送された電荷をライン状の第1の信号として読み出して記憶する第1の記憶手段と、前記光電変換画素部に第1のタイミングで前記所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された電荷を前記転送部に移送せずに、前記転送部に蓄積された暗電流電荷をライン状の第2の信号として読み出して記憶する第2の記憶手段と、前記第1の記憶手段に記憶された第1の信号に前記第2の記憶手段に記憶された第2の信号を乗算して出力する第1の乗算手段と、前記第1の乗算手段の出力信号に所定値を乗算して出力する第2の乗算手段と、前記光電変換画素部に第2のタイミングで前記所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された電荷を前記転送部に移送して、該転送部に移送された電荷をライン状の第3の信号として読み出し、前記第3の信号から前記第2の乗算手段の出力信号を減算する減算手段とを備えることを特徴とする。

【0025】請求項16の暗電流雑音補正回路は、上記請求項15の暗電流雑音補正回路において、前記所定値が、前記光電変換画素部に蓄積される暗電流雑音と前記転送部に蓄積される暗電流雑音とのレベル差に応じて設定されることを特徴とする。

【0026】請求項17の暗電流雑音補正回路は、電荷を蓄積する光電変換画素部と、前記光電変換画素部に蓄積された電荷が移送ゲートを介して移送されると共に該移送された電荷を順次転送する転送部と、前記転送部により順次転送された電荷を出力信号として出力する出力手段とを有するリニアセンサの暗電流雑音補正回路であって、予め、前記リニアセンサを遮光状態にして前記光電変換画素部に所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された暗電流電荷を前記転送部に移送して、該転送部に移送された電荷をライン状の第1の信号として読み出して記憶する記憶手段と、前記リニアセンサの所定位置の温度を検出する温度検出手段と、前記温度検出手段により検出された温度に応じて設定される所定値を前記記憶手段に記憶された第1の信号に乗算して出力する乗算手段と、前記光電変換画素部に所定のタイミングで前記所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された電荷を前記転送部に移送して、該転送部に移送された電荷をライン状の第2の信号として読

み出し、前記第2の信号から前記乗算手段の出力信号を減算する減算手段とを備えることを特徴とする。

【0027】請求項18の暗電流雑音補正回路は、上記請求項17の暗電流雑音補正回路において、前記リニアセンサの所定位置の温度が、前記リニアセンサの周囲温度であることを特徴とする。

【0028】請求項19の暗電流雑音補正回路は、上記請求項17の暗電流雑音補正回路において、前記リニアセンサの所定位置の温度が、前記リニアセンサのパッケージ温度であることを特徴とする。

【0029】請求項20の暗電流雑音補正回路は、上記請求項17の暗電流雑音補正回路において、前記リニアセンサの所定位置の温度が、前記リニアセンサの内部のチップ温度であることを特徴とする。

【0030】

【発明の実施の形態】以下、本発明の実施の形態を、図面を参照して説明する。

【0031】（第1の実施の形態）まず最初に、本発明の第1の実施の形態について、図1及び図2を参照して説明する。

【0032】図1は、本実施の形態に係る暗電流雑音補正方法を実現可能な回路構成を示すブロック図である。

【0033】同図において、11は、上述した図13に示したように構成されるCCDリニアセンサであり、12は、CCDリニアセンサ11に接続され、該CCDリニアセンサ11の駆動制御等を行うクロック発生回路である。クロック発生回路12は、後述する移送ゲートパルス信号 ϕT 、転送クロック信号 ϕA 及び ϕB を発生し、CCDリニアセンサ11に入力する。10は、CCDリニアセンサ11の暗電流雑音を補正する補正回路である。補正回路10は、A/Dコンバータ13と、メモリ14と、乗算回路15と、減算回路16とから構成されている。

【0034】A/Dコンバータ13は、CCDリニアセンサ11、クロック発生回路12、メモリ14及び減算回路16に接続されている。A/Dコンバータ13は、CCDリニアセンサ11から出力されたライン状の信号をA/D変換してメモリ14又は減算回路16へ出力する。メモリ14は、A/Dコンバータ13の出力信号を記憶する。

【0035】乗算回路15は、メモリ14と減算回路16との間に接続されている。乗算回路15は、該メモリ14の出力信号に所定の係数 k を乗じる乗算処理を行い、その乗算処理の結果得られる信号を減算回路16に出力する。

【0036】減算回路16は、A/Dコンバータ13を介して得られたCCDラインセンサ11の出力信号から乗算回路15の出力信号を減算する減算処理を行う。

【0037】図2は、CCDリニアセンサ11、クロック発生回路12、メモリ14及び減算回路16の信号出

力タイミングを示すタイミングチャートである。

【0038】具体的には、図2（a）は、クロック発生回路12から出力される、CCDリニアセンサ11内の移送ゲート132の駆動制御のためのパルス信号（以下、移動ゲート制御パルスという） ϕT の出力タイミングを示している。移送ゲート132は、移送ゲート制御パルス信号 ϕT が“H”となったときに、各光電変換画素131a、131b、131c、131d…に蓄えられた電荷を転送部133に移送する。

【0039】図2（b）及び図2（c）は、それぞれ、クロック発生回路12から出力される転送クロック信号 ϕA 、 ϕB の出力タイミングを示している。通常、転送クロック信号 ϕA 、 ϕB の1周期におけるパルス数は光電変換画素部131の画素数とほぼ等しく設定され、また、転送クロック信号 ϕA 及び ϕB は、共にデューティ比50%で、且つ互いに逆相で供給される。

【0040】図2（d）は、CCDリニアセンサ11の出力信号の出力タイミングを示している。CCDリニアセンサ11の出力信号は、通常負極性信号として出力される。CCDリニアセンサ11の出力信号には暗電流雑音が含まれており、出力回路134が発生する熱により、光電変換画素部131及び転送部133の、出力回路134に近接する端部側にある部分ほど、発生する暗電流雑音が大きくなる。

【0041】図2（e）は、メモリ14の出力信号の出力タイミングを示しており、図2（f）は、減算回路16の出力信号の出力タイミングを示している。図2（e）及び図2（f）は、分かり易く説明するために、アナログ信号を想定して図示されている。

【0042】図2に示すように、転送クロック信号 ϕA 、 ϕB が時刻 t_1 から時刻 t_2 の間にCCDリニアセンサ11の転送部133に入力されると、時刻 t_1 以前に転送部133において発生した不要電荷が、時刻 t_1 から t_2 の間に出力回路134から出力される。

【0043】そして、転送クロック信号 ϕA 及び ϕB が時刻 t_3 から時刻 t_4 の間にCCDリニアセンサ11に対して出力されると、時刻 t_2 から時刻 t_3 の間に転送部133に蓄積された電荷、即ち転送部133の暗電流雑音を示す信号が、時刻 t_3 から t_4 間の間に出力回路134から出力される。この出力信号は、A/Dコンバータ13を介してメモリ14に送られ、メモリ14に記憶される。

【0044】次に、時刻 t_5 において移送ゲート制御パルス ϕT が出力されると、時刻 t_5 以前に光電変換画素部131に蓄えられた電荷が転送部133に移送される。転送クロック信号 ϕA 、 ϕB が時刻 t_6 から時刻 t_7 の間にCCDリニアセンサ11に対して出力されると、転送部133に移送された電荷が時刻 t_6 から t_7 の間に出力回路134から出力される。

【0045】この状態で、時刻 t_8 において移送ゲート

制御パルス ϕT が出力されると、時刻 t_5 から時刻 t_8 の間に光電変換画素部131に蓄積された電荷、即ち入射光に応じた出力信号及び暗電流雑音が、転送部133に転送される。そして、転送クロック信号 ϕA 、 ϕB が時刻 t_9 から時刻 t_{10} の間にCCDリニアセンサ11に対して出力されると、転送部133に転送された信号が、時刻 t_9 から時刻 t_{10} の間に出力回路134から出力される。

【0046】なお、移送ゲート制御パルス ϕT のパルス間隔即ち時刻 t_5 から時刻 t_8 までの期間は、時刻 t_2 から時刻 t_3 までの期間とほぼ等しく設定される。

【0047】時刻 t_9 から時刻 t_{10} の期間におけるCCDリニアセンサ11からの信号の出力と同時に、転送部133の暗電流雑音を示す信号としてメモリ14に記憶された信号が乗算回路15に入力される。乗算回路15では、所定の係数 k をメモリ14から入力された信号に乗じる乗算処理が行われる。乗算回路15による乗算処理の結果は、演算処理16に対して出力される。

【0048】演算回路16では、A/Dコンバータ13を介して入力されたCCDリニアセンサ11の出力信号から乗算処理15の出力信号を減算する減算処理が行われ、これによりCCDリニアセンサ11の出力信号に含まれる暗電流雑音が除去される。

【0049】なお、乗算回路15では、光電変換画素部131で発生する暗電流雑音レベルと転送部133で発生する暗電流雑音レベルとの構造上の違いから生じる雑音レベルの差や、時刻 t_7 から時刻 t_9 の間に蓄積される転送部133の暗電流雑音によるレベル差に応じて設定される所定の比率 k を、メモリ14の出力信号に乗じる乗算処理が行われる。乗算回路15において行われる乗算処理について、図3～図5を参照して詳細に説明する。

【0050】図3は、図13に示した光電変換画素部131、移送ゲート132及び転送部133の構造の一例を示す断面図であり、図4(a)～(c)はそれらの電荷分布を示した説明図である。

【0051】図3において、31はp型半導体シリコン基板（以下、p-Si基板という）である。32は、p-Si基板31との間にpn接合フォトダイオードを形成することにより光電変換画素部131として機能するn+領域であり、33は、適当な深さの電位井戸を形成するn-領域である。

【0052】34及び35は、多結晶Siなどからなる電極である。電極34は、移送ゲート制御パルス ϕT である正パルス電圧を印加することにより、光電変換画素部131に蓄積された信号電荷を転送部133に移送する移送ゲートとして機能する。電極35は、転送クロックパルス信号 ϕA を印加することによって信号電荷を転送する転送部133として機能する。36は、アルミニウムなどによって形成される遮光膜である。

【0053】信号電荷と暗電流雑音電荷の流れを、図4(a)～(c)を参照して説明する。

【0054】図4(a)において、n+領域32によって適当な深さの電位井戸42が形成され、ここに、上述した時刻 t_5 から t_8 の期間に入射された光によって電子が励起されたことにより発生した信号電荷46と暗電流雑音電荷47とが蓄積される。

【0055】また、n-領域33によって形成される電位井戸44には、上述したように時刻 t_7 から t_8 の期間に転送クロックパルス ϕA が“0”レベルに固定となっている為、暗電流雑音電荷48が蓄積される。

【0056】そして、時刻 t_8 において、電極34に移送ゲート制御パルス ϕT としての正電圧パルスが印加され、同時に電極35にも正電圧が印加されると、図4(b)に示すように電極34及び電極35の電位43、44が下がる。従って、図4(a)の電位井戸42に蓄積されていた信号電荷46と暗電流雑音電荷47が転送部133に移送され、暗電流雑音電荷48に加算されて暗電流雑音電荷49となる。

【0057】次に、図4(c)に示すように電極34の電位が元に戻ると、電位障壁43が形成され、信号電荷46及び暗電流雑音電荷49は、電極35の部分の電位井戸44に全て蓄積される。また、時刻 t_8 から t_9 の期間に転送クロックパルス ϕA が“1”レベルに固定されると、暗電流雑音電荷49は更に増加する（暗電流雑音電荷50）。

【0058】そして、時刻 t_9 から t_{10} の期間に、電極35に転送クロックパルス電圧 ϕB が印加されることにより、（紙面の垂直方向に）信号電荷46と暗電流雑音電荷50が転送される。

【0059】このように、時刻 t_9 から t_{10} の期間にCCDリニアセンサ11から出力される信号には、時刻 t_5 から t_8 の期間に蓄積された光電変換画素部131の暗電流雑音電荷と時刻 t_7 から t_9 の期間に蓄積された転送部133の暗電流雑音電荷とが加算されたものとなる。一方、予めメモリ14に記憶された信号は、時刻 t_2 から t_3 の期間に転送クロックパルス ϕA が“0”レベルに固定となっているときに蓄積された転送部133の暗電流雑音電荷である。

【0060】図3に示したように、光電変換画素部131と転送部133は、n+領域32とn-領域33との構造上の違いから、暗電流雑音電荷の発生量が異なる。一般に、電位井戸が深いほど暗電流雑音電荷の発生量は少ない。

【0061】図5は、単位時間に発生する暗電流雑音電荷の温度との関係を示した図である。同図において、転送部133で発生する暗電流雑音電荷は光電変換画素部131で発生する暗電流雑音電荷の2倍としている。また、上述したように、暗電流雑音電荷は温度によって加速度的に増大することが知られており、ここでは10℃

毎に2倍に増大するものとする。

【0062】ここで、時刻 t_2 から時刻 t_3 の期間と時刻 t_5 から時刻 t_8 の期間とは等しいものとし、時刻 t_7 から時刻 t_9 の期間は時刻 t_2 から時刻 t_3 の期間の10分の1とする。

【0063】メモリ14に記憶された暗電流雑音を示す信号を“1”とすると、時刻 t_9 から時刻 t_{10} の期間にCCDリニアセンサ11から出力された信号には、光電変換画素部131で発生する暗電流雑音信号が“0.5”、転送部133で発生する暗電流雑音信号が“0.1”となり、合計で“0.6”の暗電流雑音信号が含まれていることになる。従って、乗算回路15の係数 k の値を“0.6”に設定することにより、時刻 t_9 から t_{10} の期間にCCDリニアセンサ11から出力された信号に含まれる暗電流雑音信号を正確に除去することができる。

【0064】以上説明したように、本実施の形態によれば、メモリ14に記憶した、暗電流雑音を示す信号に、上述した手法により設定された係数 k を乗算し、その結果得られた値をCCDリニアセンサ11の出力信号から減算するようにしたので、暗電流雑音が温度の変化により変動する場合であっても、暗電流雑音を正確に補正することが可能となる。

【0065】なお、上述した乗算回路15をA/Dコンバータ13とメモリ14との間に設け、メモリ14には乗算回路15による乗算処理の結果得られる信号を記憶するようにしても、上述した構成と同様の効果をえられることはいうまでもない。

【0066】また、減算回路16においてCCDリニアセンサ11の出力信号から減算される値は、時刻 t_2 から時刻 t_3 の期間を変更することにより調整することが可能である。

【0067】(第2の実施の形態)次に、本発明の第2の実施の形態について、図6及び図7を参照して説明する。

【0068】図6は、本実施の形態に係る暗電流雑音補正方法を実現可能な回路構成を示すブロック図である。

【0069】同図において、補正回路10は、上述した第1の実施の形態の図1に示した補正回路10のメモリ14及び乗算回路15に代えて第1のメモリ61及び第1の乗算回路63を設けるとともに、第1のメモリ61及び第1の乗算回路63と並列に、第2のメモリ62及び第2の乗算回路64を設けたものである。これ以外の構成は、図1に示した構成と同様であるので、同一の構成要素には同一番号を付しておく。

【0070】図7(a)～(g)は、CCDリニアセンサ11、クロック発生回路12、第1のメモリ61、第2のメモリ62、第1の乗算回路63、第2の乗算回路64及び減算回路16の信号出力タイミングを示すタイミングチャートである。

【0071】具体的には、図7(a)は、クロック発生回路12から出力される移動ゲート制御パルス ϕ_T の出力タイミングを示し、図7(b)及び図7(c)は、それぞれクロック発生回路12から出力される転送クロック信号 ϕ_A 、 ϕ_B の出力タイミングを示し、図7(d)は、CCDリニアセンサ11の出力信号の出力タイミングを示している。

【0072】図7(e)及び図7(f)は、それぞれ第1のメモリ61及び第2のメモリ62の出力信号の出力タイミングを示している。図7(g)は、減算回路16の出力信号の出力タイミングを示している。図7

(e)、図7(f)及び図7(g)は、分かり易く説明するために、アナログ信号を想定して図示されている。

【0073】まず、時刻 t_2 において移送ゲート制御パルス ϕ_T が入力されると、時刻 t_2 以前に光電変換画素部131に蓄積された不要電荷が転送部133に移送され、転送クロック信号 ϕ_A 、 ϕ_B が時刻 t_2 から時刻 t_3 の期間にCCDリニアセンサ11に入力されると、転送部133に移送された電荷が時刻 t_2 から時刻 t_3 の期間に出力回路134から出力される。

【0074】そして、時刻 t_4 において移送ゲート制御パルス ϕ_T が入力されると、時刻 t_1 から時刻 t_4 の期間に光電変換画素部131に蓄積された電荷が転送部133に移送され、転送クロック信号 ϕ_A 、 ϕ_B が時刻 t_5 から t_6 の期間にCCDリニアセンサ11に入力されると、転送部133に移送された電荷が出力回路134から出力される。この出力信号は、A/Dコンバータ13を介して第2のメモリ62に送られ、第2のメモリ62に記憶される。

【0075】ところで、時刻 t_1 から時刻 t_6 の期間中、少なくとも時刻 t_1 から t_4 の期間中、CCDリニアセンサ11は、例えばメカニカルな遮光板を設けたり黒原稿をスキャニングする等の手法により、遮光若しくは遮光と同等な状態とされる。従って、時刻 t_1 から時刻 t_4 の期間に光電変換画素部131に蓄積された電荷は暗電流雑音のみとなる。このようにして取り出された暗電流雑音は、上述したように時刻 t_4 に入力される移送ゲート制御パルス ϕ_T によって転送部133に転送され、A/Dコンバータ13を介して第2のメモリ62に記憶される。なお、図7(d)に示すように、時刻 t_a 、 t_b 及び t_c におけるCCDリニアセンサ11の出力信号には、光電変換画素部131の暗電流雑音ムラが現れている。

【0076】なお、時刻 t_1 から時刻 t_6 の期間に行われる動作は、例えば図6に示したCCDリニアセンサ11及び暗電流雑音補正回路10を採用する画像形成装置の製造ラインにおける調整行程の際、又は、画像形成装置の設置の際に行うようにしてもよく、また、原稿のスキャニングの直前に行うようにしてもよい。

【0077】転送クロック ϕ_A 、 ϕ_B が時刻 t_7 から

時刻 t_{28} の期間に CCD リニアセンサ 11 に入力されると、それまでに転送部 133 に蓄積された電荷が時刻 t_{27} から時刻 t_{28} の期間に出力回路 134 から出力される。そして、転送クロック ϕA 、 ϕB が時刻 t_{29} から時刻 t_{30} の期間に CCD リニアセンサ 11 に入力されると、時刻 t_{28} から時刻 t_{29} の期間に転送部 133 に蓄積された電荷、すなわち転送部 133 の暗電流雑音を示す信号が、時刻 t_{29} から時刻 t_{30} の期間に出力回路 134 から出力される。この出力信号は A/D コンバータ 13 を介して第 1 のメモリ 61 に送られ、該第 1 のメモリ 61 に記憶される。

【0078】時刻 t_{31} において移送ゲート制御パルス ϕT が CCD リニアセンサ 11 に入力されると、時刻 t_{31} 以前に光電変換画素部 131 に蓄えられた電荷が転送部 133 に移送される。時刻 t_{32} から時刻 t_{33} の期間に転送クロック信号 ϕA 、 ϕB が CCD リニアセンサ 11 に入力されると、転送部 133 に移送された電荷が時刻 t_{32} から時刻 t_{33} の期間に出力回路 134 から出力される。

【0079】この状態で、時刻 t_{34} において移送ゲート制御パルス ϕT が CCD リニアセンサ 11 に入力されると、時刻 t_{31} から時刻 t_{34} の期間に光電変換画素部 131 に蓄えられた電荷即ち入射光に応じた出力信号及び暗電流雑音が転送部 133 に移送される。そして、転送クロック信号 ϕA 、 ϕB が時刻 t_{35} から時刻 t_{36} の期間に CCD リニアセンサ 11 に入力されると、転送部 133 に移送された信号が時刻 t_{35} から時刻 t_{36} の期間に出力回路 134 から出力される。

【0080】時刻 t_{35} から t_{36} の期間における CCD リニアセンサ 11 からの信号の出力と同時に、第 1 のメモリ 61 及び第 2 のメモリ 62 に記憶された信号がそれぞれ第 1 の乗算回路 63、第 2 の乗算回路 64 に入力される。第 1 の乗算回路 63 では、所定の係数 k_1 を第 1 のメモリ 61 の出力信号に乗じる処理が行われ、第 2 の乗算回路 64 では、所定の係数 k_2 を第 2 のメモリ 62 の出力信号に乗じる処理が行われる。第 1 の乗算回路 63 及び第 2 の乗算回路 64 による乗算処理の結果は、減算回路 16 に送られる。

【0081】減算回路 16 では、A/D コンバータ 13 を介して入力された CCD リニアセンサ 11 の出力信号から、第 1 の乗算回路 63 の出力信号及び第 2 の乗算回路 64 の出力信号を減算する減算処理が行われる。これにより CCD リニアセンサ 11 の出力信号に含まれる暗電流雑音が除去される。

【0082】第 1 の乗算回路 63 及び第 2 の乗算回路 64 では、光電変換画素部 131 で時刻 t_{31} から時刻 t_{34} の期間に発生する暗電流雑音と時刻 t_{21} から時刻 t_{24} の期間に発生する暗電流雑音との時刻の違いから生じる雑音レベルの差や、時刻 t_{33} から時刻 t_{35} の期間に蓄積される転送部 133 の暗電流雑音によるレベ

ル差に応じて設定される所定の比率 k_1 、 k_2 を第 1 のメモリ 61 及び第 2 のメモリ 62 の出力信号に乗じる乗算処理が、それぞれ行われる。

【0083】このように、本実施の形態によれば、CCD リニアセンサ 11 を、例えばメカニカルな遮光板を設けたり黒原稿をスキャンする等の手法により、遮光若しくは遮光と同等な状態としたときに光電変換画素部 131 に蓄積された電荷を第 2 のメモリ 62 に記憶し、その電荷信号を、第 1 のメモリ 61 に記憶された転送部 133 の暗電流雑音と共に CCD リニアセンサ 11 の出力信号から減算するようにしたので、例えば図 7 (d) の時刻 t_a 、 t_b 及び t_c に現れているような光電変換画素 131 の暗電流雑音ムラを除去することが可能となり、より正確な暗電流雑音除去を行うことができる。

【0084】なお、第 1 の乗算回路 63 及び第 2 の乗算回路 64 は、それぞれ第 1 のメモリ 61 及び第 2 のメモリ 62 の前段にそれぞれ配置するように構成してもよいことは当然である。

【0085】(第 3 の実施の形態) 次に、本発明の第 3 の実施の形態について、図 8 及び図 9 を参照して説明する。

【0086】図 8 は、本実施の形態に係る CCD ラインセンサの暗電流雑音補正方法を実現可能な回路構成を示すブロック図である。

【0087】同図において、補正回路 10 は、上述した第 2 の実施の形態の図 6 に示した補正回路 10 の第 1 の乗算回路 63 及び第 2 の乗算回路 64 の代わりに、第 1 のメモリ 61 と第 2 のメモリ 62 とに接続されて第 1 のメモリ 61 の出力信号と第 2 のメモリ 62 の出力信号との乗算処理を行う乗算回路 81 を設けると共に、該乗算回路 81 の出力信号に所定の係数 k を乗じる乗算回路 82 を乗算回路 81 と減算回路 16 との間に設けたものである。これ以外の構成は、図 6 に示した構成と同様である。

【0088】図 9 (a) ~ (h) は、CCD リニアセンサ 11、クロック発生回路 12、第 1 のメモリ 61、第 2 のメモリ 62、乗算回路 81 及び減算回路 16 における、信号の出力タイミングを示すタイミングチャートである。

【0089】具体的には、図 9 (a) は、クロック発生回路 12 から出力される移動ゲート制御パルス ϕT の出力タイミングを示し、図 9 (b) 及び図 9 (c) は、それぞれクロック発生回路 12 から出力される転送クロック信号 ϕA 、 ϕB の出力タイミングを示し、図 9 (d) は、CCD リニアセンサ 11 の出力信号の出力タイミングを示している。

【0090】図 9 (e) 及び図 9 (f) は、それぞれ第 1 のメモリ 61 及び第 2 のメモリ 62 の出力信号の出力タイミングを示している。更に、図 9 (g) は乗算回路 81 の出力信号の出力タイミング、図 9 (h) は減算回

路16の出力信号の出力タイミングをそれぞれ示している。図9(e)～図9(h)は、分かり易く説明するために、アナログ信号を想定して図示されている。

【0091】同図において、時刻 t_{41} から時刻 t_{54} の期間における各構成要素の動作と信号の出力タイミングとの関係は、上述した第2の実施の形態で示した図7における時刻 t_{21} から時刻 t_{34} の期間における各構成要素の動作と信号の出力タイミングとの関係と同様である。

【0092】時刻 t_{55} から時刻 t_{56} の期間に、第1のメモリ61の出力信号と第2のメモリ62の出力信号とが乗算回路81で乗算される。乗算回路81による乗算結果は乗算回路82に入力され、所定の係数 k を乗じられる。その結果は、減算回路16に入力され、 A/D コンバータ13を介して送られてくる時刻 t_{55} から時刻 t_{56} の期間のCCDリニアセンサ11の出力信号から減算される。

【0093】乗算回路82では、光電変換画素部131で時刻 $t_{51} \sim t_{54}$ の期間に発生する暗電流雑音レベルと、時刻 t_{41} から時刻 t_{44} の期間に発生する暗電流雑音の時刻の違いから生じる雑音レベルの差や、時刻 t_{53} から時刻 t_{55} の期間に蓄積される転送部133の暗電流雑音のレベル差に応じて、乗算回路81からの出力信号に所定の比率 k が乗じられ、これにより暗電流雑音の除去がより正確に行われる。

【0094】このように、本実施の形態に係る構成を採用した場合にも、信号出力に含まれる暗電流雑音を正確に除去することが可能となる。

【0095】(第4の実施の形態)次に、本発明の第4の実施の形態について、図10及び図11を参照して説明する。

【0096】図10は、本実施の形態に係るCCDラインセンサの暗電流雑音補正方法を実現可能な回路構成を示すブロック図である。

【0097】同図において、補正回路10は、上述した第1の実施の形態の図1に示した暗電流雑音補正回路10における、メモリ14の出力信号に所定の係数 k を乗じる乗算処理を行う乗算回路15に代えて、CCDリニアセンサ11の周囲温度を検出する温度検出回路101の出力に対応した係数を設定する係数設定回路102から入力される係数をメモリ14の出力信号に乗算する乗算回路103を設けて構成されている。なお、図10において上述した図1と同一の構成要素には同一番号を付している。

【0098】図11(a)～(h)は、CCDリニアセンサ11、クロック発生回路12、メモリ14、乗算回路103及び減算回路16の、信号の出力タイミングを示すタイミングチャートである。

【0099】具体的には、図11(a)は、クロック発生回路12から出力される移動ゲート制御パルス ϕT の

出力タイミングを示し、図11(b)及び図11(c)は、それぞれクロック発生回路12から出力される転送クロック信号 ϕA 、 ϕB の出力タイミングを示し、図11(d)は、CCDリニアセンサ11の出力信号の出力タイミングを示している。

【0100】図11(e)は、メモリ14の出力信号の出力タイミングを示しており、図11(f)は乗算回路103の出力信号の出力タイミングを示しており、図11(g)は減算回路16の出力信号の出力タイミングを示している。図11(e)～図11(g)は、分かり易く説明するために、アナログ信号を想定して図示されている。

【0101】まず、時刻 t_{61} において移送ゲート制御パルス ϕT が入力されると、時刻 t_{61} 以前に光電変換画素部131に蓄積された不要電荷が転送部133に移送され、転送クロック信号 ϕA 、 ϕB が時刻 t_{62} から時刻 t_{63} の期間にCCDリニアセンサ11に入力されると、転送部133に移送された電荷が時刻 t_{62} から時刻 t_{63} の期間に出力回路134から出力される。

【0102】そして、時刻 t_{64} において移送ゲートパルス ϕT が入力されると、時刻 t_{61} から時刻 t_{64} の期間に光電変換画素部131に蓄積された電荷が転送部133に移送され、転送クロック信号 ϕA 、 ϕB が時刻 t_{66} から t_{66} の期間にCCDリニアセンサ11に入力されると、転送部133に移送された電荷が、CCD出力信号 S_r として、出力回路134から出力される。この出力信号 S_r は、 A/D コンバータ13を介してメモリ14に送られ、メモリ14に記憶される。

【0103】ところで、時刻 t_{61} から時刻 t_{66} の間中、少なくとも時刻 t_{61} から t_{64} の間中、CCDリニアセンサ11は、例えばメカニカルな遮光板を設けたり黒原稿をスキャニングする等の手法により、遮光若しくは遮光と同等な状態とされる。従って、時刻 t_{61} から時刻 t_{64} の期間に光電変換画素部131に蓄積された電荷は暗電流雑音のみとなる。

【0104】また、時刻 t_{61} から時刻 t_{64} の間中に、CCDリニアセンサ11の周囲温度が温度検出回路101により検出される。検出された周囲温度は係数設定回路102に入力される。係数設定回路102では、後述する暗電流雑音補正のための係数設定基準値が、入力された周囲温度に応じて設定される。

【0105】なお、時刻 t_{61} から時刻 t_{66} の間に行われる動作は、例えば図10に示したCCDリニアセンサ11及び補正回路10が採用される画像形成装置の製造ラインにおける調整行程の際、又は、画像形成装置の設置の際に行うようにしてもよく、また、原稿のスキャニングの直前に行うようにしてもよい。

【0106】時刻 t_{67} において移送ゲート制御パルス ϕT がCCDリニアセンサ11に入力されると、時刻 t_{67} 以前に光電変換画素部131に蓄えられた電荷が転

送部133に移送される。時刻 t_{68} から時刻 t_{69} の期間に転送クロック信号 ϕA 、 ϕB がCCDリニアセンサ11に入力されると、転送部133に移送された電荷が時刻 t_{68} から時刻 t_{69} の期間に出力回路134から出力される。

【0107】この状態で、時刻 t_{70} において移送ゲート制御パルス ϕT がCCDリニアセンサ11に入力されると、時刻 t_{67} から時刻 t_{70} の期間に光電変換画素部131に蓄えられた電荷即ち入射光に応じた出力信号及び暗電流雑音が、転送部133に移送される。そして、転送クロック信号 ϕA 、 ϕB が時刻 t_{71} から時刻 t_{72} の期間にCCDリニアセンサ11に入力されると、転送部133に移送された信号がCCD出力信号 S_a として、時刻 t_{71} から時刻 t_{72} の期間に出力回路134から出力される。CCD出力信号 S_a は、A/Dコンバータ13を介して減算回路16に供給される。

【0108】このとき、メモリ14に記憶された暗電流雑音信号 S_r が、時刻 t_{71} から時刻 t_{72} の期間に乗算回路103に入力される。

【0109】更に、時刻 t_{67} から時刻 t_{70} の期間にCCDリニアセンサ11の周囲温度が温度検出回路101により検出されて係数設定回路102に入力される。係数設定回路102では、入力された周囲温度と上述した係数設定基準値との比較が行われ、その差分に応じた係数 k が決定される。

【0110】具体的には、係数 k の設定は、例えば図12に示すようなテーブルに従って行われる。図12は、時刻 t_{61} から t_{64} の期間のCCDリニアセンサ11の周囲温度 T_r と時刻 t_{67} から t_{70} の期間のCCDリニアセンサ11の周囲温度 T_a との差 $T_a - T_r$ と、係数 k との関係を示す説明図である。

【0111】同図において、 $T_a - T_r$ が 0°C である場合は係数 k が1.0に設定され、 $T_a - T_r$ が $+10^{\circ}\text{C}$ である場合は係数 k が2.0に設定され、以下 $+10^{\circ}\text{C}$ 毎に係数 k は2倍に増加する。また、 $T_a - T_r$ が -10°C である場合は係数 k が0.5、以下、 -10°C 毎に係数 k は0.5倍に減少する。これは、一般に、CCDリニアセンサの暗電流雑音は約 10°C の温度上昇毎に約2倍の割合で増加する性質を利用したものである。

【0112】このようにして決定された係数 k は、メモリ14から出力された暗電流雑音信号 S_r と共に乗算回路103に入力される。乗算回路103では、暗電流雑音信号 S_r に係数 k を乗じる乗算処理が行われる。乗算処理の結果信号 $k \cdot S_r$ は、減算回路16に供給される。減算回路16では、A/Dコンバータ13から入力されたCCD出力信号 S_a から乗算結果信号 $k \cdot S_r$ を減算する減算処理が行われる。この減算処理の結果、CCDリニアセンサ11の出力信号 S_a から暗電流雑音を除去した出力信号を得ることができる。

【0113】以上説明したように、本実施の形態によれ

ば、CCDリニアセンサ11の周囲温度を検出し、その温度に応じて係数 k を設定するようにしたので、暗電流雑音の温度による変動を正確に補正可能となる。

【0114】なお、本実施の形態においては、CCDリニアセンサ11の周囲温度を検出するように構成したが、本発明はこれに限定されるものではなく、例えばCCDリニアセンサ11のパッケージの表面にサーミスタを取り付けることによりパッケージの表面温度を検出したり、CCDリニアセンサ11内部にオンチップで設けられたダイオードの出力を検出することによりチップ温度を検出するように構成してもよいことはいうまでもない。

【0115】また、本実施の形態においては、メモリ14に入力される暗電流雑音信号は1種類のみであったが、これを複数種類の温度値に対応した暗電流雑音信号を記憶するようにして、暗電流雑音の温度による変動をより精度よく補正することも可能となる。

【0116】また、本実施の形態における温度検出による係数 k の設定方法を、第2の実施の形態における係数 k_1 の設定や、第3の実施の形態における係数 k の設定に用いてもよい。

【0117】

【発明の効果】以上説明したように、請求項1の暗電流雑音補正方法又は請求項11の暗電流雑音補正回路によれば、光電変換画素部に第1のタイミングで所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された電荷を前記転送部に移送せずに、前記転送部に蓄積された暗電流電荷をライン状の第1の信号として読み出して記憶し、前記光電変換画素部に第2のタイミングで前記所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された電荷を前記転送部に移送して、該転送部に移送された電荷をライン状の第2の信号として読み出し、前記記憶された第1の信号に所定値を乗算し、その乗算結果を前記第2の信号から減算するようにしたので、暗電流雑音が温度によって変動する場合であっても、暗電流雑音を正確に補正することができるという効果が得られる。

【0118】請求項2の暗電流雑音補正方法又は請求項12の暗電流雑音補正回路によれば、前記所定値は、前記光電変換画素部に蓄積される暗電流雑音と前記転送部に蓄積される暗電流雑音とのレベル差に応じて設定されるので、暗電流雑音が温度により変動する場合であっても、暗電流雑音を正確に補正することができるという効果が得られる。

【0119】請求項3の暗電流雑音補正方法及び請求項13の暗電流雑音補正回路によれば、予め、前記リニアセンサを遮光状態にして前記光電変換画素部に所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された暗電流電荷を前記転送部に移送して、該転送部に移送された電荷をライン状の第1の信号として読み出して記憶し、前記光電変換画素部に第1のタイミングで前記所定

時間電荷を蓄積した後、前記光電変換画素部に蓄積された電荷を前記転送部に移送せずに、前記転送部に蓄積された暗電流電荷をライン状の第2の信号として読み出して記憶し、前記光電変換画素部に第2のタイミングで前記所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された電荷を前記転送部に移送して、該転送部に移送された電荷をライン状の第3の信号として読み出し、前記記憶された第1の信号に第1の所定値を乗算し、前記記憶された第2の信号に第2の所定値を乗算し、各乗算結果を前記第3の信号から減算するようにしたので、暗電流雑音が温度により変動する場合であっても、また光電変換画素部の暗電流ムラが大きい場合に、暗電流ムラの温度による変動を考慮して暗電流雑音を正確に補正することが可能となるという効果が得られる。

【0120】請求項4の暗電流雑音補正方法又は請求項14の暗電流雑音補正回路によれば、第1の所定値及び第2の所定値はそれぞれ前記光電変換画素部に蓄積される暗電流雑音と前記転送部に蓄積される暗電流雑音とのレベル差に応じて設定されるので、暗電流雑音が温度により変動する場合であっても、暗電流雑音を正確に補正することができるという効果が得られる。

【0121】請求項5の暗電流雑音補正方法又は請求項15の暗電流雑音補正回路によれば、予め、前記リニアセンサを遮光状態にして前記光電変換画素部に所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された暗電流電荷を前記転送部に移送して、該転送部に移送された電荷をライン状の第1の信号として読み出して記憶し、前記光電変換画素部に第1のタイミングで前記所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された電荷を前記転送部に移送せずに、前記転送部に蓄積された暗電流電荷をライン状の第2の信号として読み出して記憶し、前記光電変換画素部に第2のタイミングで前記所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された電荷を前記転送部に移送して、該転送部に移送された電荷をライン状の第3の信号として読み出し、前記第1の信号に前記第2の信号を乗算した結果に所定値を乗算し、その結果を前記第3の信号から減算するようにしたので、暗電流雑音を正確に除去することができるという効果が得られる。

【0122】請求項6の暗電流雑音補正方法又は請求項16の暗電流雑音補正回路によれば、前記所定値は、前記光電変換画素部に蓄積される暗電流雑音と前記転送部に蓄積される暗電流雑音とのレベル差に応じて設定されるので、暗電流雑音が温度により変動する場合であっても、また光電変換画素部の暗電流ムラが大きい場合に、暗電流ムラの温度による変動を考慮して暗電流雑音を正確に補正することができるという効果が得られる。

【0123】請求項7の暗電流雑音補正方法又は請求項17の暗電流雑音補正回路によれば、予め、リニアセンサを遮光状態にして前記光電変換画素部に所定時間電荷

を蓄積した後、前記光電変換画素部に蓄積された暗電流電荷を前記転送部に移送して、該転送部に移送された電荷をライン状の第1の信号として読み出して記憶し、前記リニアセンサの所定位置の温度を検出し、前記光電変換画素部に所定のタイミングで前記所定時間電荷を蓄積した後、前記光電変換画素部に蓄積された電荷を前記転送部に移送して、該転送部に移送された電荷をライン状の第2の信号として読み出し、前記第1の信号に前記検出された温度に応じて設定される所定値を乗算し、その結果を前記第2の信号から減算するようにしたので、暗電流雑音の温度による変動、又は、光電変換画素部の暗電流ムラが大きい場合に、該暗電流ムラの温度による変動を考慮して暗電流雑音を正確に補正することができるという効果が得られる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態に係る暗電流雑音補正方法を実現可能な回路構成を示すブロック図である。

【図2】CCDリニアセンサ11、クロック発生回路12、メモリ14及び減算回路16の信号出力タイミングを示すタイミングチャートである。

【図3】光電変換画素部131、移送ゲート132及び転送部133の構造の一例を示す断面図である。

【図4】光電変換画素部131、移送ゲート132及び転送部133の電荷分布を示した説明図である。

【図5】単位時間に発生する暗電流雑音電荷の温度との関係を示した図である。

【図6】本発明の第2の実施の形態に係る暗電流雑音補正方法を実現可能な回路構成を示すブロック図である。

【図7】CCDリニアセンサ11、クロック発生回路12、第1メモリ61、第2メモリ62、第1乗算回路63、第2乗算回路64及び減算回路16の信号出力タイミングを示すタイミングチャートである。

【図8】本発明の第3の実施の形態に係る暗電流雑音補正方法を実現可能な回路構成を示すブロック図である。

【図9】CCDリニアセンサ11、クロック発生回路12、第1のメモリ61、第2のメモリ62、乗算回路81及び減算回路16における、信号の出力タイミングを示すタイミングチャートである。

【図10】本発明の第4の実施の形態に係る暗電流雑音補正方法を実現可能な回路構成を示すブロック図である。

【図11】CCDリニアセンサ11、クロック発生回路12、メモリ14、乗算回路103及び減算回路16の、信号の出力タイミングを示すタイミングチャートである。

【図12】周囲温度 T_r と周囲温度 T_a との差 $T_a - T_r$ と、係数 k との関係を示す説明図である。

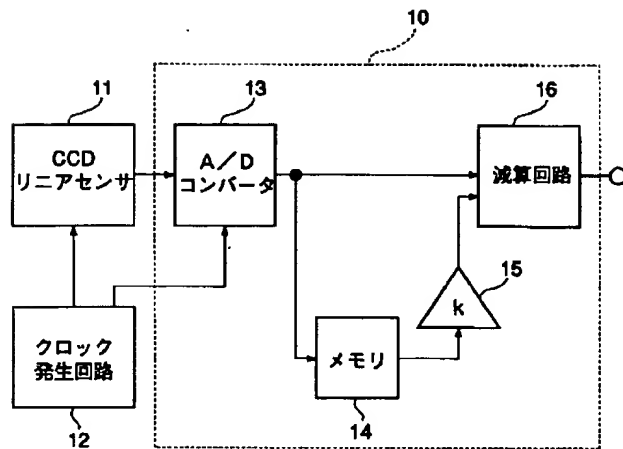
【図13】従来のCCDリニアセンサの構成を示す説明図である。

【符号の説明】

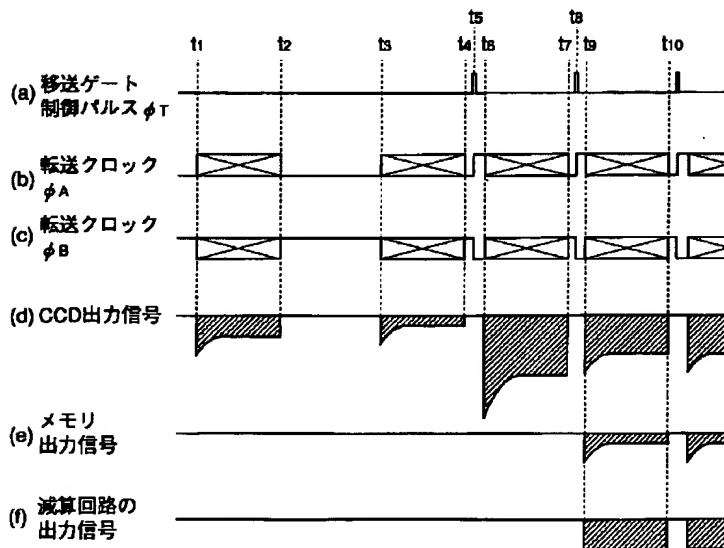
10 補正回路
 11 CCDリニアセンサ
 14 メモリ
 15、81、82、103 乗算回路
 16 減算回路
 61 第1のメモリ

62 第2のメモリ
 63 第1の乗算回路
 64 第2の乗算回路
 101 温度検出回路
 102 係数設定回路

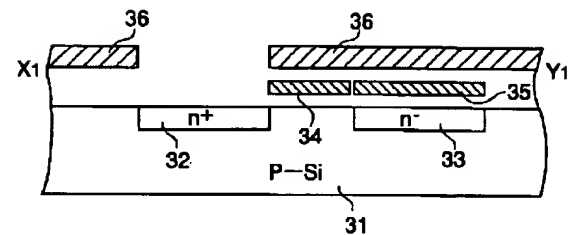
【図1】



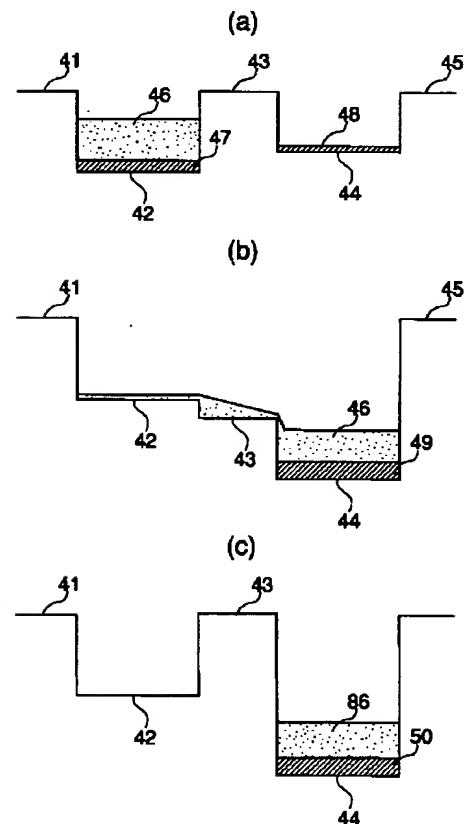
【図2】



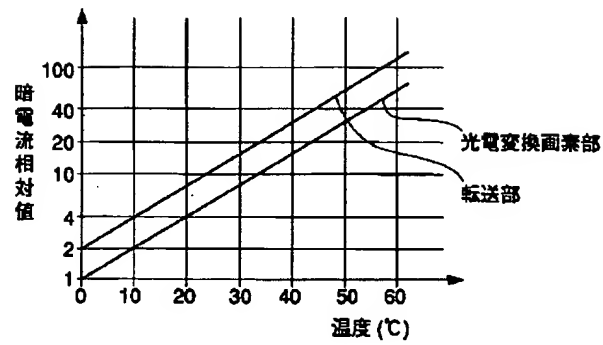
【図3】



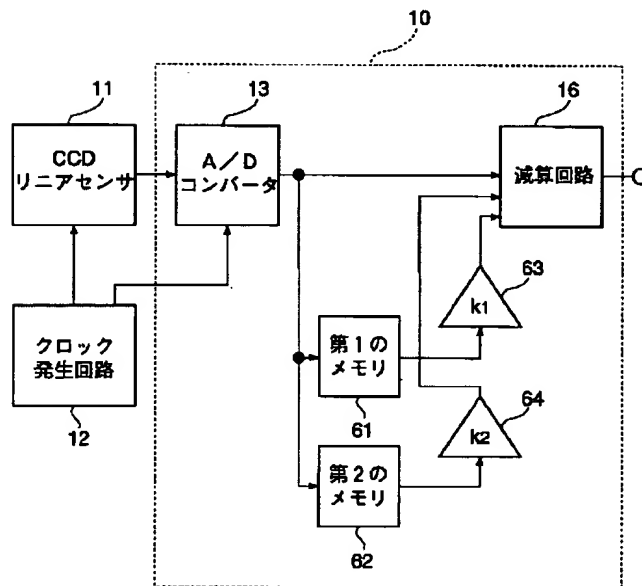
【図4】



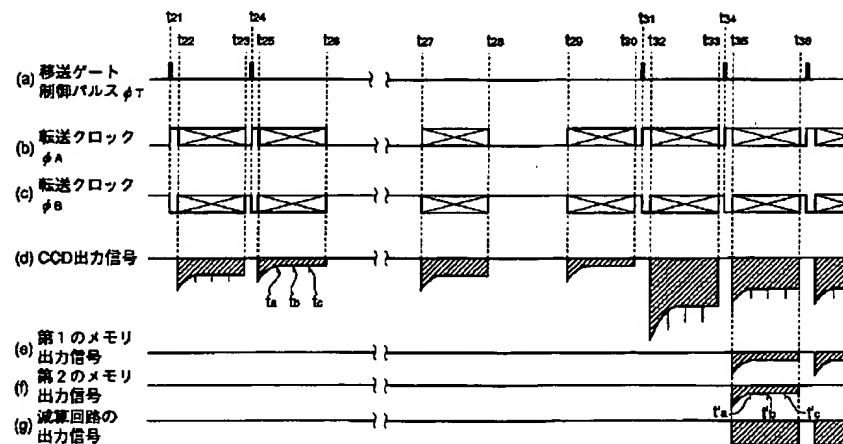
【図5】



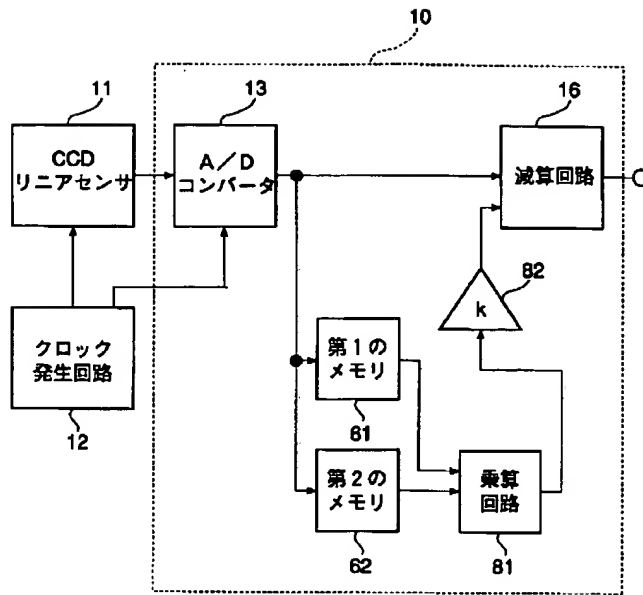
【図6】



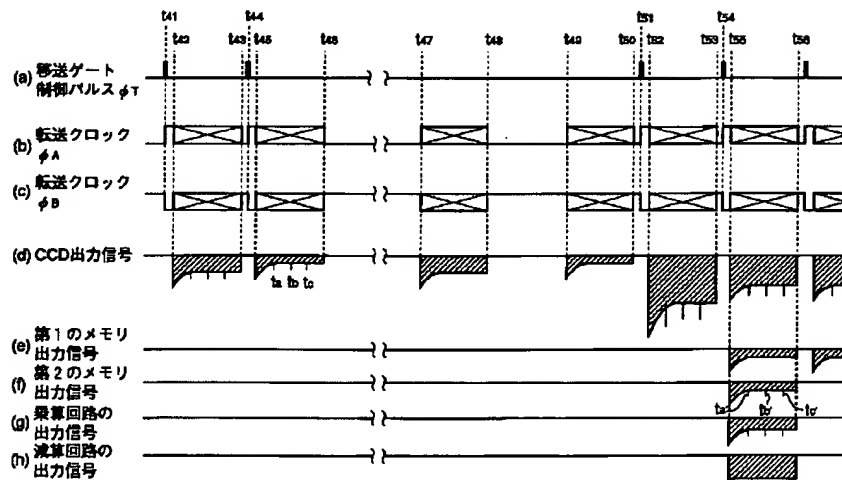
【図7】



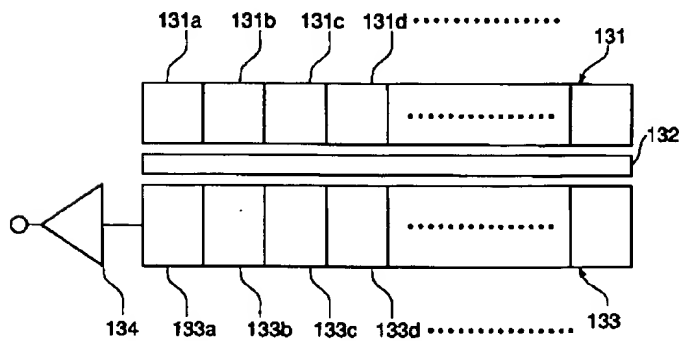
【図 8】



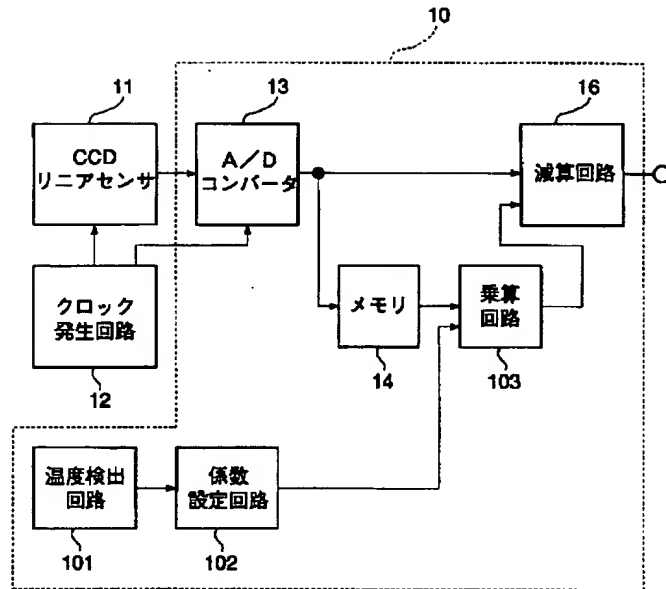
【図 9】



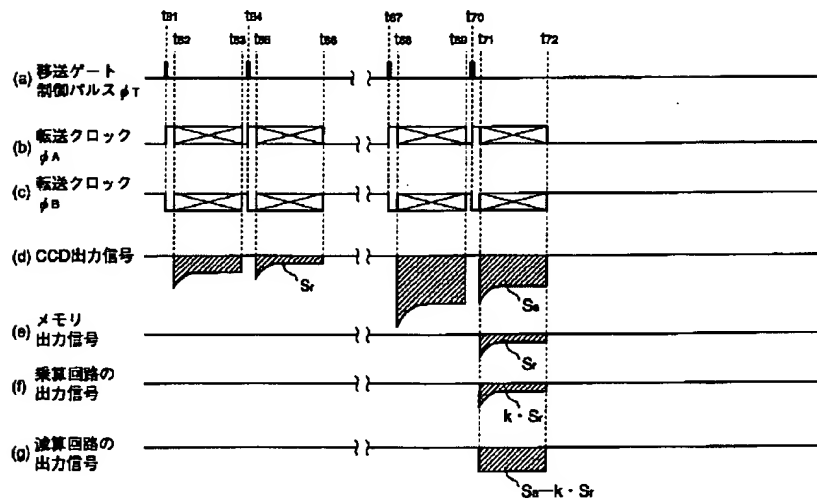
【図 13】



【図10】



【図11】



【図 1 2】

